

PACS: 84.30.-r

## О ПОТРЕБНОСТИ В НОВЫХ ЛОГИЧЕСКИХ ЭЛЕМЕНТАХ

В. С. Подлазов, Г. Г. Стецюра

Институт проблем управления им. В.А. Трапезникова РАН,  
Россия, Москва

Получена 28 июня 2009 г.

*Рассмотрены возможности нестандартных логических элементов, ускоряющих обработку данных в распределенных системах и потребляющих малую мощность. Приведены требования к их параметрам.*

**Ключевые слова:** вычислительные устройства, элементная база вычислительной техники.

Авторы статьи, работающие в области информатики, адресуют ее физикам с целью обратить внимание на потребность в логических элементах с несколько нестандартными свойствами. Обычно логические элементы вычислительных средств действуют следующим образом. Поступающий на вход элемента сигнал(ы) перестраивает структуру элемента так, что на его выходе (или на группе выходов) появляется сигнал, создаваемый за счет энергии источника питания элемента. На перестройку элемента требуется время, и возникающая временная задержка сигнала определяет его быстродействие. При последовательном соединении элементов сигнал с выхода одного элемента поступает на вход другого элемента, перестраивает его и т.д. В такой цепочке временная задержка накапливается.

Рассмотрим область, для которой желательна разработка логических элементов со свойствами, отличающимися от приведенных выше. Современные вычислительные системы все чаще состоят из многих вычислительных устройств. Процессор на одном кристалле может содержать ряд независимо работающих более простых процессоров (ядер), вычислительный комплекс создается из ряда ЭВМ, параллельно выполняющих одну сложную задачу и т.п. Наличие многих взаимодействующих устройств увеличивает количество обменов данными между ними и для уменьшения времени, отведенного на обмен данными, создаются средства, позволяющие выполнять одновременно много обменов данными между парами устройств.

Однако, существует много видов вычислений, для которых эффективность таких

парных обменов существенно снижается, так как вычисления имеют последовательный характер: результат вычисления на одном вычислительном устройстве должен служить исходным данным для другого и т.д. Приведем простейший пример. Пусть требуется подсчитать количество устройств, находящихся в некотором заданном состоянии. Для этого надо по цепочке от одного устройства к другому передать число, в котором последовательно будет создаваться искомая сумма. Каждое прибавляющее единицу к этой сумме устройство задерживает число на время суммирования и только затем передает его следующему устройству. Задержка накапливается. Второй пример: каждое устройство хранит число и требуется найти наибольшее из чисел. Другие примеры подобных вычислений даны в [1-4]. (В ряде задач за счет более сложной организации вычислений (схема сдваивания) можно уменьшить количество последовательных передач)

Чтобы избежать накопления задержки и сделать время вычисления такого вида практически не зависящим от количества участвующих в нем устройств, был разработан метод вычислений, совмещающий процесс передачи данных с вычислением [1, 2]. Для его реализации необходим логический элемент, логику работы которого демонстрирует рис. 1.

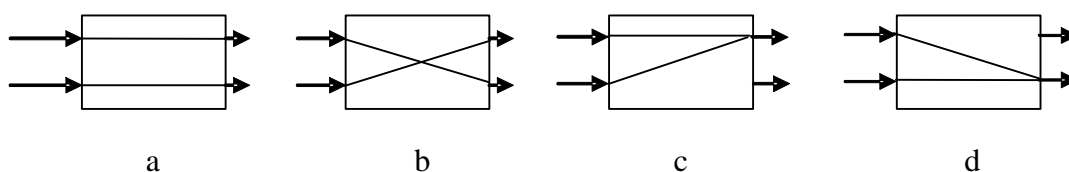


Рис.1. Логический элемент

Здесь a, b, c, d – четыре состояния логического элемента, представленного прямоугольником. В элемент входят две линии и из него выходят также две линии. Элемент выполняет указанные на рис.1 соединения между входными и выходными линиями. Сигнал, подаваемый на элемент, поступает только на одну из входных линий. Будем считать, что наличие сигнала на верхней входной линии интерпретируется как двоичная единица (1), сигнал на нижней линии интерпретируется как логический ноль (0). Элемент в состоянии “a” передает сигнал на выход без изменения, в состоянии “b” инвертирует значение входного сигнала, в состоянии “c” превращает любое значение входа в "1" на выходе, в состоянии "d" превращает любое значение входа в "0" на выходе. Переключение состояний выполняет внешнее по отношению к элементу устройство, например, процессор.

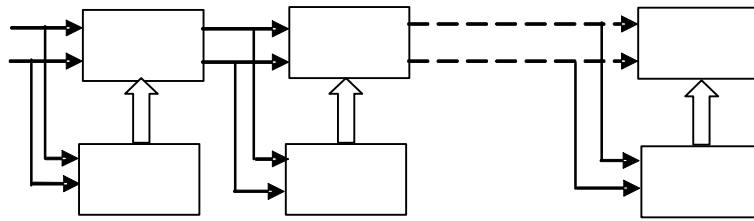


Рис.2. Система с совмещением вычислений и передачи данных

Рассмотренный логический элемент размещается в системе совмещающей вычисления с передачей данных способом, показанным на рис.2. Здесь каждый прямоугольник из верхнего ряда обозначает рассмотренный выше логический элемент, каждый прямоугольник из нижнего ряда – вычислительное устройство, управляющее состоянием соответствующего элемента из верхнего ряда. Фигурная стрелка обозначает канал управления состоянием элемента. Показанные на рис.2 ответвления входов в вычислительные устройства предназначены для приема проходящих данных.

Продемонстрируем работу системы на примере. Пусть в каждом вычислительном устройстве хранится  $n$ -разрядное двоичное целое число и требуется получить логическое произведение всех этих чисел. При выполнении распределенного между устройствами логического умножения число, в котором формируется результат операции, передается от устройства к устройству последовательно поразрядно. Важно следующее. Независимо от значения разряда, проходящего на вход устройства от соседа, устройство, зная только значение хранящегося у него числа, может выполнить логическое умножение разрядов. Действительно, пусть разряд числа в устройстве равен 1. Устройство при этом устанавливает логический элемент (рис.1) в состояние "а" до того, как к нему поступит разряд от соседнего устройства. Легко видеть, что при приходе разряда от соседа, независимо от его значения на выходе данного элемента появится правильный результат. Если разряд числа в устройстве равен "0", то элемент должен быть переведен в состояние "d". Так поступают все устройства на рис.2. Отсюда следует важный результат: *все устройства одновременно устанавливают соответствующие им логические элементы в требуемое состояние, после этого сигнал проходит через все элементы без задержки на установку элементов.* Операция выполняется за время переноса сигнала через элементы (один такт) и практически не зависит от числа соединенных последовательно элементов.

В [1, 2] показано, что помимо логического умножения по рассмотренной схеме выполняются логические сложение и отрицание, а также нахождение *max* и *min*, выполнение арифметических операций сложения, вычитания и умножения. Перечисленных операций достаточно для решения многих практически важных задач, ряд их приведен в [3, 4]. Помимо указанных применений совмещение операций можно использовать для вычисления произвольных логических функций. Это следует из того,

что любая логическая функция может быть представлена в форме полинома Жегалкина, который при излагаемом способе вычисляется за один такт.

Отметим, что все элементы, включая первый, не создают новый сигнал, они лишь транслируют поступивший сигнал. Сигнал создает внешнее устройство – генератор сигналов, посылающий сигналы на верхний вход первого элемента в цепочке. Отсюда следует второй важный результат: *в системе не создаются мощные сигналы, требуемые для взаимодействия между устройствами системы.* Это, во-первых, уменьшает энергопотребление и рассеивание энергии в системе. Во-вторых, позволяет создавать распределенные системы, потребляющие малую мощность, например, системы интеллектуальных датчиков.

При передаче через большое количество элементов сигнал может существенно ослабиться. Наличие двух линий передачи сигналов упрощает обнаружение слабого сигнала, так как для этого достаточно сравнить состояние этих линий. (При мощных входных сигналах можно ограничиться одной линией [2].)

Выше рассмотрен способ совмещения, использующий изменение пути прохождения сигнала, но можно также изменять свойства сигналов [2].

Выделим основные требования к элементам совмещения передачи данных с вычислением.

– Быстродействие. Чтобы соответствовать требованиям существующей и вновь создаваемой техники, элемент должен переключаться в диапазоне  $10^{-10} \div 10^{-14}$  сек. Для приложений типа интеллектуальных датчиков это время можно снизить до  $10^{-7}$  сек.

Время прохождения сигнала через элемент, уже установленный в требуемое состояние, должно быть близко ко времени прохождения такого же пути в линии связи.

– Интерфейс. Для сопряжения с электронным вычислительным устройством, управляющим состоянием логического элемента, параметры сигналов управления элементом должны соответствовать возможностям элементной базы управляющего устройства.

– Степень интеграции. Для объединения процессоров и ЭВМ размеры элемента не критичны. Для включения элементов в состав интегральной схемы их линейные размеры должны быть  $\leq 10$  мкм. Требуется совместимость с технологией интегральной схемы.

В последние годы созданы оптические элементы, переключаемые за  $10^{-10} \div 10^{-14}$  сек. Так в [5] дано описание электрооптического дефлектора на кристалле  $\text{KTa}_{1-x}\text{Nb}_x\text{O}_3$  (КТН). Время переключения направления распространения света  $\approx 10^{-13}$  сек.

В [6] описано устройство, использующее  $V_2O$  и переходящее из прозрачного состояния в зеркало за время  $\approx 10^{-11}$  сек. В 2007 году это время было улучшено до  $\approx 10^{-14}$  сек.

В IBM в виде интерферометра Маха-Зандера выполнен модулятор[7]. Он занимает площадь  $0,12 \text{ мк}^2$ , переключается за  $10^{-10}$  сек, потери сигнала 12 дБ, технология – кремний на изоляторе.

Эти устройства разрабатывались без учета изложенных здесь требований, но могут быть к ним приспособлены. Однако изначальная ориентация на работу в условиях совмещения вычислений и передачи данных может способствовать созданию совершенно новых элементов, в том числе и не использующих оптику.

#### Литература

1. *Прангшвили И.В., Подлазов В.С., Стецюра Г.Г.*, Локальные микропроцессорные вычислительные сети М.: Наука, 1984. 176 С.
2. *Стецюра Г.Г.*, Методы совмещения вычислений и передачи данных в мультипроцессорных системах и локальных сетях. М.: ИПУ РАН, 2005. 86.С.  
<http://www.ipu.ru/labs/lab31kom/ggs.zip>
3. *Стецюра Г.Г.*, Методы ускорения выполнения коллективных операций стандарта MPI // Проблемы управления. 2005. №6. С. 78-81.
4. *Стецюра Г.Г.*, Совмещение вычислений и передачи данных в системах с коммутаторами // Автоматика и Телемеханика. 2008. № 5. С. 170 – 179.
5. *Nakamura K.*, Optical Beam Scanner Using Kerr Effect and Space-charge-controlled Electrical Conduction in  $\text{KTa}_{1-x}\text{Nb}_x\text{O}_3$  Crystal // NTT Nec Technical Review, Vol. 5, no. 9, 2007.  
<https://www.ntt-review.jp/archive/ntttechnical.php?contents=ntr200709sp2.html>
6. *Beggs D.M., White T.P., O'Faolain L., Krauss T.F.*, Ultracompact and low-power optical switch based on silicon photonic crystals // Optics Letters, Vol. 33, Issue 2, 2008. P. 147-149.
7. *Green W.M., Rooks M.J., Sekaric L., Vlasov Y.A.*, Ultra-compact, low RF power, 10Gb/s silicon Mach-Zehnder modulator//Optics Express, Vol. 15, Issue 25, P. 17106-17113.